

薄膜パターニング方法、薄膜デバイスの製造方法及び薄膜磁気ヘッドの製造方法  
(THIN-FILM PATTERNING METHOD, MANUFACTURING METHOD OF THIN-FILM DEVICE AND  
MANUFACTURING METHOD OF THIN-FILM MAGNETIC HEAD)

発明の技術分野 (FIELD OF THE INVENTION)

本発明は、ドライエッチングによる薄膜のパターニング方法、電子線 (E B) 描画法を用いたレジスト膜のパターニング方法、このパターニング方法を用いた薄膜デバイスの製造方法及び薄膜磁気ヘッドの製造方法に関する。

関連技術の説明 (DESCRIPTION OF THE RELATED ART)

図 1 a ~ 1 g は、E B 描画装置を用いてパターニングすべき薄膜 (被パターニング薄膜) 上にレジストパターンを形成し、その形成したレジストパターンをマスクとして被パターニング薄膜をドライエッチングする場合の従来技術を示す工程図である。

まず、図 1 a に示す基板 1 0 を用意し、その上に、図 1 b に示すように被パターニング薄膜 1 1 をスパッタリング等によって成膜する。

次いで、図 1 c に示すように、被パターニング薄膜 1 1 上に E B 用のレジスト膜 1 2 を塗布した後、E B 描画装置を用いてこのレジスト膜 1 2 の残したい所望の領域に E B を照射する。

次いで、図 1 d に示すように、現像液で現像することにより、所望形状にパターニングされたレジスト膜 1 2' が得られる。

ただし、これはレジスト膜 1 2 として、ネガティブ型のレジスト材料を用いた場合である。ポジティブ型のレジスト材料を用いた場合は、残したいパターン形状以外の部分に E B が照射される。

その後、図 1 e に示すように、パターニングされたレジスト膜 1 2' をマスクとして、被パターニング薄膜 1 1 に対してイオンミリング、反応性イオンエッチング (R I E) 等のドライエッチングを行い、図 1 f に示すように、パターニングされた薄膜 1 1' を得る。

次いで、図 1 g に示すように、レジスト膜 1 2' を有機溶剤等で溶解し、除去する。

しかしながら、このような E B 描画装置による従来のレジストパターニング方法は、レジスト膜 1 2 に E B を照射する際に、E B の加速電圧が例えば 5 0 k V と高いことから、その下の被パターニング薄膜 1 1 が静電破壊されてしまい、薄膜の本来の機能が全く失われてしまうことがある。特に、被パターニング薄膜が、例えば薄膜磁気ヘッドにおける巨大磁気抵抗効果 (G M R) 膜等の多層構造薄膜である場合はこの傾向が強い。従って、このような多層構造薄膜のレジストパターニングには、E B 描画法を採用することは非常に困難であった。

レジスト膜 1 2 の表面に帯電防止膜を形成した後に E B を照射した場合にも、被パターニング薄膜 1 1 のこのような静電破壊は免れることができない。

また、パターニングされたレジスト膜 1 2' を用いてドライエッチングする際にも、たとえそのレジストマスクを E B 描画装置で形成することなく光学的な方法で形成する場合であっても、ドライエッチング時に被パターニング薄膜 1 1 にバイアス電圧及び/又はエッチングイオンの電荷が印加されるので、この被パターニング薄膜 1 1 が静電破壊されて

しまい、薄膜の本来の機能が全く失われてしまうことがある。特に、被パターニング薄膜が、例えばGMR膜等の多層構造薄膜である場合はこの傾向が強い。

#### 発明の要約 (SUMMARY OF THE INVENTION)

従って本発明の目的は、レジストパターンをその上に形成すべき基板、膜又は被パターニング薄膜がEBによる静電破壊によるダメージを受けることを防止できる薄膜パターニング方法、薄膜デバイスの製造方法及び薄膜磁気ヘッドの製造方法を提供することにある。

本発明の他の目的は、被パターニング薄膜がドライエッチングによる静電破壊によるダメージを受けることを防止できる薄膜パターニング方法、薄膜デバイスの製造方法及び薄膜磁気ヘッドの製造方法を提供することにある。

本発明によれば、パターニングすべき薄膜の表面に導電性を有する少なくとも1つの剥離可能な膜を形成し、この少なくとも1つの剥離可能な膜上にマスクを形成し、このマスクを介して被パターニング薄膜をドライエッチングによりパターニングした後、上述の少なくとも1つの剥離可能な膜を除去する薄膜パターニング方法、この薄膜パターニング方法を用いて少なくとも一部の薄膜パターンを形成する薄膜デバイス又は薄膜磁気ヘッドの製造方法が提供される。

被パターニング薄膜上に導電性を有する剥離可能な膜を形成したその上にマスクを形成してドライエッチングを行うことにより、この被パターニング薄膜がドライエッチング時のバイアス及び／又は荷電イオン等によって静電破壊等のダメージを受けることがない。

少なくとも1つの剥離可能な膜が、導電性有機膜であることが好ましい。

少なくとも1つの剥離可能な膜が、絶縁性有機膜と、この絶縁性有機膜上に形成された例えば金属膜又は導電性有機膜のごとき導電性膜との2層構造を含むことも好ましい。この場合、上述のマスクを、導電性膜上にレジスト膜を形成した後、EB描画法によりレジスト膜をパターニングすることによって形成することがより好ましい。

上述の導電性有機膜又は導電性膜が、接地されている膜であることがより好ましい。これにより、電荷が接地側へ逃げるため、より確実な静電破壊防止効果を期待することができる。

本発明によれば、さらに、レジストパターンを形成すべき表面に、少なくとも絶縁性有機膜及び導電性膜を成膜し、成膜した導電性膜上にレジスト膜を形成した後、EB描画法によりレジスト膜をパターニングする薄膜パターニング方法、この薄膜パターニング方法を用いて少なくとも一部の薄膜パターンを形成する薄膜デバイス又は薄膜磁気ヘッドの製造方法が提供される。

レジストパターンを形成すべき表面にこのような2層構造の膜を形成することにより、EBによる電荷が導電性膜へ逃げるため、レジストパターンの下の膜が帯電しないので静電破壊発生を効果的に防止することができる。このように、薄膜上にレジストパターンを形成するのにEB描画法を採用できるのでパターニング加工の解像度を大幅に高めることができ、加工精度が大きく向上する。

本発明によれば、またさらに、パターニングすべき薄膜（被パターニング薄膜）の表面に少なくとも絶縁性有機膜及び導電性膜を成膜し、成膜した導電性膜上にレジスト膜を形成し、EB描画法によりレジスト膜をパターニングし、パターニングしたレジスト膜をマ

スクとして被パターンニング薄膜をドライエッチングによりパターンニングした後、少なくとも絶縁性有機膜及び導電性膜を除去する薄膜パターンニング方法、この薄膜パターンニング方法を用いて少なくとも一部の薄膜パターンを形成する薄膜デバイス又は薄膜磁気ヘッドの製造方法が提供される。

被パターンニング薄膜の表面にこのような２層構造の膜を形成し、レジスト膜をその上に形成してからＥＢ露光することにより、ＥＢによる電荷が導電性膜へ逃げるため、被パターンニング薄膜が帯電しないので静電破壊発生を効果的に防止することができる。このように、薄膜上にレジストパターンを形成するのにＥＢ描画法を採用できるので、パターンニング加工の解像度を大幅に高めることができ加工精度が大きく向上する。

導電性膜が、金属膜であるか又は導電性有機膜であることが好ましい。

また、導電性膜が、接地されている膜であることがより好ましい。これにより、電荷が接地側へ逃げるため、より確実な静電破壊防止効果を期待することができる。

本発明の他の目的及び効果は、添付図面で説明される本発明の好ましい実施態様に関する以下の記載から明らかとなるであろう。

#### 図面の簡単な説明 (BRIEF DESCRIPTION OF THE DRAWINGS)

図１a～１gは、ＥＢを用いてレジスト膜をパターンニングし、被パターンニング薄膜をドライエッチングでパターンニングする従来の方法を示す工程図である；

図２a～２iは、本発明の一実施形態における薄膜パターンニング方法を示す工程図である；そして

図３a～３iは、本発明の他の実施形態における薄膜パターンニング方法を示す工程図である。

#### 好ましい実施形態の説明 (DESCRIPTION OF THE PREFERRED EMBODIMENTS)

図２a～２iは、本発明の一実施形態における薄膜パターンニング方法を示す工程図である。この実施形態は、ＥＢによってレジスト膜を硬化させてレジストパターンを形成した後、そのレジストパターンを用いて被パターンニング薄膜をパターンニングする方法である。被パターンニング薄膜としては、薄膜デバイスのいかなる膜であっても良い。薄膜磁気ヘッドにおいては、例えば、磁極を形成する薄膜、磁気抵抗効果素子を構成する薄膜又は多層膜等がある。

図２aに示すように、まず、基板又はパターンニングすべき薄膜の下層となる層２０を用意し、その上に、図２bに示すように被パターンニング薄膜２１をスパッタリング等によって成膜する。

次いで、図２cに示すように、剥離可能な膜として例えば絶縁性有機膜２２をその上に塗布し、さらに、図２dに示すように、その上に導電性膜２３をスパッタリング又は塗布等により成膜する。

その後、図２eに示すように、導電性膜２３上にＥＢ用のレジスト膜２４を塗布した後、ＥＢ描画装置を用いてこのレジスト膜２４の残したい所望の領域にＥＢを照射する。

次いで、図２fに示すように、現像液で現像することにより、所望形状にパターンニングされたレジスト膜２４'が得られる。

ただし、これはレジスト膜24として、ネガティブ型のレジスト材料を用いた場合である。ポジティブ型のレジスト材料を用いた場合は、残したいパターン形状以外の部分にEBが照射される。

その後、図2gに示すように、パターンニングされたレジスト膜24'をマスクとして、被パターンニング薄膜21に対してA rイオン等によるイオンミリング、反応性イオンエッチング(R I E)等のドライエッチングを行い、図2hに示すように、パターンニングされた導電性膜23'、パターンニングされた絶縁性有機膜22'及びパターンニングされた薄膜21'を得る。

次いで、有機溶剤等によって、パターンニングされた絶縁性有機膜22'を溶解し、これをその上の導電性膜23'及びレジスト膜24'と共に除去することによって、図2iに示すようなパターンニングされた薄膜21'が得られる。

なお、剥離可能な膜としては、塗布等により薄膜化できかつ有機溶剤に溶けるものであれば絶縁性有機膜に限定されないことは明らかである。例えば、導電性有機膜であっても良い。

絶縁性有機膜22としては、例えばレジスト等の有機樹脂膜があげられる。具体的なレジスト材料としては、ポリグリシジルメタクリレート、グリシジルメタクリレート及びエチルアクリレート重合体、クロロメチル化ポリスチレン、ポリビニルフェノール+アジド化合物、及びノボラック系樹脂+架橋剤+酸発生剤等のネガ型レジスト材料や、ポリメチルメタクリレート、ポリ(ブテン-1-スルホン)、ノボラック系樹脂+溶解阻害剤、例えばP M P S (ポリ(2-メチルペンテン-1-スルホン)、ポリ(2, 2, 2-トリフルオロエチル-2-クロロアクリレート)、アルファメチルスチレン及びアルファクロロアクリル酸の共重合体、及びノボラック系樹脂+キノンジアジド等のポジ型レジスト材料等がある。

導電性膜23としては、金属膜又は導電性有機膜があげられる。金属膜としては、あらゆる種類の金属材料が適用可能である。具体的な導電性有機膜材料としては、ポリ(イソチアナフテンジルスルホネート)、T C N Q 鎖体+ポリマー、ポリ(3-チエニルアルカンスルホン酸化合物)、及びスルホン化ポリアニリンのアンモニウム塩等がある。また、導電性膜23としてカーボンを用いても良い。

上述したように、本実施形態によれば、剥離可能な膜である絶縁性有機膜22と導電性膜23との2層を被パターンニング薄膜21上に成膜してからレジスト膜24を成膜してEB描画によりこのレジスト膜24のパターンニング硬化を行っているため、EBの大きな電荷が面積の大きいこの導電性膜23側へ逃げるので被パターンニング薄膜21が帯電することなくなり、この被パターンニング薄膜21の静電破壊を効果的に防止することができる。従って、薄膜上にレジストパターンを形成するのにEB描画法を採用できるので、パターンニング加工の解像度を大幅に高めることができ加工精度が大きく向上する。

加えて、これら絶縁性有機膜22と導電性膜23との2層を被パターンニング薄膜21上に成膜してからレジスト膜24をパターンニングし、その上からドライエッチングを行っているため、ドライエッチング時のバイアス及び/又は荷電エッチングイオンによる電荷が、面積の大きいこの導電性膜23側へ逃げるので被パターンニング薄膜21が帯電することなくなり、この被パターンニング薄膜21の静電破壊をより効果的に防止することができる。

また、導電性膜 2 3 が接地された膜であれば、電荷が接地側へ逃げるため、より確実な静電破壊防止効果を期待することができる。

なお、図 2 a ～ 2 i の実施形態においては、被パターニング薄膜 2 1 上に絶縁性有機膜 2 2 及び導電性膜 2 3 の 2 層を積層しているが、これら 2 層に加えてさらなる膜を設けても良い。

また、上述の実施形態において、レジスト膜 2 4 の表面に帯電防止膜を形成した後に E B を照射するようにしても良い。

図 3 a ～ 3 i は、本発明の他の実施形態における薄膜パターニング方法を示す工程図である。この実施形態は、通常の光学的露光によってレジスト膜を硬化させてレジストパターンを形成した後、そのレジストパターンを用いて被パターニング薄膜をパターニングする方法である。被パターニング薄膜としては、薄膜デバイスのいかなる膜であっても良い。薄膜磁気ヘッドにおいては、例えば、磁極を形成する薄膜、磁気抵抗効果素子を構成する薄膜又は多層膜等がある。

図 3 a に示すように、まず、基板又はパターニングすべき薄膜の下層となる層 3 0 を用意し、その上に、図 3 b に示すように被パターニング薄膜 3 1 をスパッタリング等によって成膜する。

次いで、図 3 c に示すように、剥離可能な膜として例えば絶縁性有機膜 3 2 をその上に塗布し、さらに、図 3 d に示すように、その上に導電性膜 3 3 をスパッタリング又は塗布等により成膜する。

その後、図 3 e に示すように、導電性膜 3 3 上にレジスト膜 3 4 を塗布した後、マスクを使用する光学的露光装置によりこのレジスト膜 3 4 の残したい所望の領域を露光する。

次いで、図 3 f に示すように、現像液で現像することにより、所望形状にパターニングされたレジスト膜 3 4' が得られる。

ただし、これはレジスト 3 4 として、ネガティブ型のレジスト材料を用いた場合である。ポジティブ型のレジスト材料を用いた場合は、残したいパターン形状以外の部分が露光される。

その後、図 3 g に示すように、パターニングされたレジスト膜 3 4' をマスクとして、被パターニング薄膜 3 1 に対してイオンミリング、反応性イオンエッチング (R I E) 等のドライエッチングを行い、図 3 h に示すように、パターニングされた導電性膜 3 3'、パターニングされた絶縁性有機膜 3 2' 及びパターニングされた薄膜 3 1' を得る。

次いで、有機溶剤等によって、パターニングされた絶縁性有機膜 3 2' を溶融し、これをその上の導電性膜 3 3' 及びレジスト膜 3 4' と共に除去することによって、図 3 i に示すようなパターニングされた薄膜 3 1' が得られる。

なお、剥離可能な膜としては、塗布等により薄膜化できかつ有機溶剤に溶けるのであれば絶縁性有機膜に限定されないことは明らかである。例えば、導電性有機膜であっても良い。

絶縁性有機膜 3 2 としては、例えばレジスト等の有機樹脂膜があげられる。具体的なレジスト材料としては、ポリグリシジルメタクリレート、グリシジルメタクリレート及びエチルアクリレート重合体、クロロメチル化ポリスチレン、ポリビニルフェノール+アジド化合物、及びノボラック系樹脂+架橋剤+酸発生剤等のネガ型レジスト材料や、ポリメチ

ルメタクリレート、ポリ（ブテンー１－スルホン）、ノボラック系樹脂＋溶解阻害剤、例えばPMP S（ポリ（２－メチルペンテンー１－スルホン）、ポリ（２，２，２－トリフルオロエチル－２－クロロアクリレート）、アルファメチルスチレン及びアルファクロロアクリル酸の共重合体、及びノボラック系樹脂＋キノンジアジド等のポジ型レジスト材料等がある。

導電性膜３３としては、金属膜又は導電性有機膜があげられる。金属膜としては、あらゆる種類の金属材料が適用可能である。具体的な導電性有機膜材料としては、ポリ（イソチアナフテンジルスルホネート）、TCNQ鎖体＋ポリマー、ポリ（３－チエニルアルカンスルホン酸化合物）、及びスルホン化ポリアニリンのアンモニウム塩等がある。また、導電性膜３３としてカーボンを用いても良い。

上述したように、本実施形態によれば、剥離可能な膜である絶縁性有機膜３２と導電性膜３３との２層を被パターニング薄膜３１上に成膜してからレジスト膜３４をパターニングし、その上からドライエッチングを行っているため、ドライエッチング時のバイアス及び／又は荷電エッチングイオンによる電荷が、面積の大きいこの導電性膜３３側へ逃げるので被パターニング薄膜３１が帯電することはなくなり、この被パターニング薄膜３１の静電破壊を効果的に防止することができる。

また、導電性膜３３が接地された膜であれば、電荷が接地側へ逃げるため、より確実な静電破壊防止効果を期待することができる。

なお、図３ａ～３ｉの実施形態においては、被パターニング薄膜３１上に絶縁性有機膜３２及び導電性膜３３の２層を積層しているが、これら２層に加えてさらなる膜を設けても良い。また、導電性有機膜のごとき剥離可能な導電性膜の単層のみを積層しても良い。

また、上述の実施形態において、レジスト膜３４の表面に帯電防止膜を形成した後にレジストのパターニングを行なうようにしても良い。

以上述べた実施形態は全て本発明を例示的に示すものであって限定的に示すものではなく、本発明は他の種々の変形態様及び変更態様で実施することができる。従って本発明の範囲は特許請求の範囲及びその均等範囲によってのみ規定されるものである。